

1. Übungsblatt zur Vorlesung Rechnerstrukturen: VHDL , Leistungsbewertung

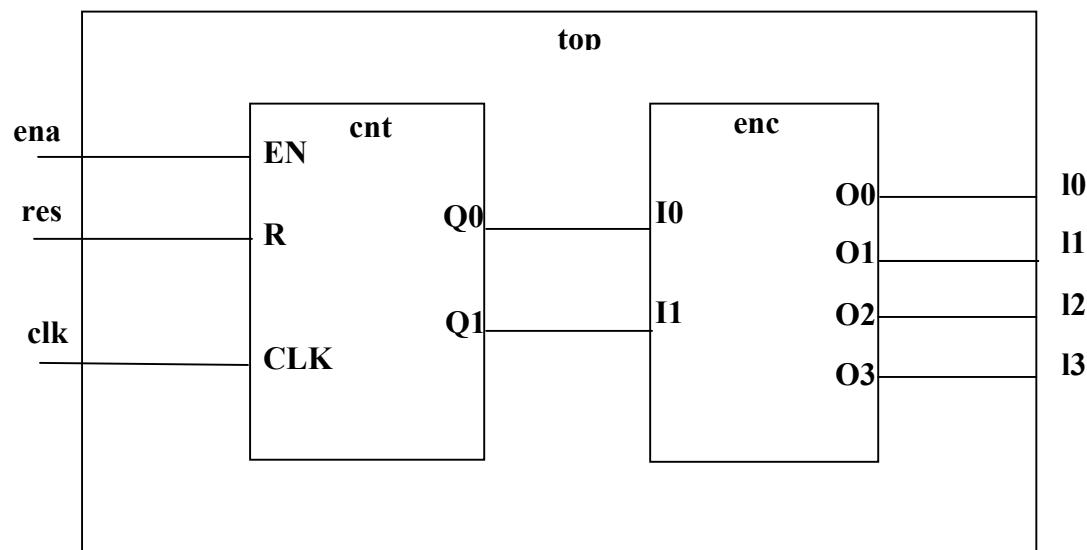
Die Besprechung dieses Übungsblattes findet am Donnerstag, den 2. Mai 2002 um 14.00 Uhr im HMU statt. Die Musterlösung ist nach der Übung im WWW unter <http://wwwipr.ira.uka.de/~lehre/RS/index.html> zu finden.

Aufgabe 1:

Es soll ein VHDL-Design entwickelt werden, welches ein Eingangssignal zählt und mit Hilfe von 4 LEDs den aktuellen Zählerstand anzeigt:

- Der Eingangstakt **clk** soll von 0 bis 3 gezählt werden.
- Bei Erreichen des Zählerstands von 3 wird automatisch auf 0 zurückgesetzt.
- Das Signal **res** dient zum asynchronen Zurücksetzen des Zählers.
- Das Signal **ena** dient zum Ein-/Ausschalten des Zählers.
- Die Ausgabesignale **I0-I3** dienen zum Ansteuern der LEDs.

Es wurde folgendes Schaltungsdesign entworfen:



Geben Sie die Entities für den Zähler **cnt** und für den Encoder **enc** an!

Aufgabe 2

Entwerfen Sie eine Verhaltensbeschreibung für den Zähler **cnt**.

Hinweise:

- steigende Taktflanken lassen sich mit folgender Bedingung abfragen:
if (CLK'event and CLK = '1') then...
- Der Zähler läßt sich am besten mit Hilfe eines Zustandsautomaten beschreiben!
Variable: STATE = 0, STATE = 1...
- Die Ausgabe (Q0, Q1) ist binär codiert.

Aufgabe 3

Die 4 LEDs sollen unter folgenden Bedingungen angeschalten werden:

LED1 (l0) = An, wenn Zählerstand = 0;

LED2 (l1) = An, wenn Zählerstand = 1;

LED3 (l2) = An, wenn Zählerstand = 2;

LED4 (l3) = An, wenn Zählerstand = 3;

Für die Entwicklung von stehen zwei Typen von Bausteinen (Inverter und logisches AND) zur Verfügung:

```
ENTITY and IS
    PORT (a, b : IN bit;
          y   : OUT bit);
END and;

ENTITY inv IS
    PORT (a : IN bit;
          y : OUT bit);
END inv;
```

Geben Sie eine Strukturbeschreibung für den Encoder **enc** an!

Aufgabe 4

Folgende Definitionen seien gegeben:

Ausführungszeit = *Taktzyklen* * *Zykluszeit*, gibt die Rechendauer für die Ausführung eines Programms an.

CPI = *Taktzyklen* / *Instruktionen*, gibt die mittlere Taktanzahl pro Befehl (clock cycles per instruction) an.

Durch welche zwei Maßnahmen läßt sich die Ausführungszeit verringern?

Auf einem 1,2 GHz Prozessor wurde ein Benchmark mit dem folgenden Befehlsmix und zugehörigen Zykluszahlen ausgeführt:

Befehlstyp	Befehlsanzahl	Zykluszahl
Integer-Arithmetik	135000	1
Datentransfer	96000	2
Fließkomma-Arithmetik	45000	2
Kontrollflusstransfer	8000	3

Bestimmen Sie auf der Basis dieser Daten die Werte für die Ausführungszeit, CPI, MIPS und MFLOPS an.

Aufgabe 5

Zwei unterschiedliche Compiler werden für eine 100 MHz Maschine mit drei Instruktionsklassen A, B, C getestet, die je einen, zwei oder drei Zyklen benötigen. Beide Compiler werden zur Übersetzung großer SW Programme verwendet.

Der Code des ersten Compilers verwendet 5 Millionen Instruktionen der Klasse A, 1 Mio. der Klasse B und 1 Mio. der Klasse C.

Der Code des zweiten Compilers verwendet 10 Millionen Instruktionen der Klasse A, 1 Mio. der Klasse B und 1 Mio. der Klasse C.

Berechnen Sie die MIPS Werte und die Ausführungszeiten beider Codes. Was läßt sich daraus schließen?

Aufgabe 6

Unter den nachfolgenden Links finden Sie jeweils die Ergebnisse der SPEC Tests von zwei unterschiedlichen Konfigurationen eines Intel Pentium III mit 1 GHZ.

Konfiguration1:

<http://www.specbench.org/osg/cpu2000/results/res2001q3/cpu2000-20010827-00831.html>

Konfiguration2:

<http://www.specbench.org/osg/cpu2000/results/res2001q3/cpu2000-20010828-00853.html>

- a) Worin unterscheiden sich die beiden Konfigurationen?
- b) Berechnen Sie für die Benchmarks 171.swim, 177.mesa, 179.art und 200.sixtrack das Verhältnis zwischen den Laufzeiten (Base Runtime) der beiden Konfigurationen. Wie lassen sich die Unterschiede erklären?
- c) Was würden Sie für die oben genannten Benchmarks erwarten, wenn nur die CPU Taktrate erhöht wird (z.B. 1,2 GHz), ansonsten die Konfiguration aber gleich bleibt?